

ИССЛЕДОВАНИЕ ДОЗОВЫХ РАДИАЦИОННЫХ ЭФФЕКТОВ В ЭЛЕМЕНТАХ ТЕСТОВЫХ СТРУКТУР КМОП КНИ 0,24 МКМ

© И. И. Швецов-Шиловский^{1,2}

¹ Национальный исследовательский ядерный университет «МИФИ», 115409, г. Москва,
Каширское ш., 31

² АО «ЭНПО Специализированные электронные системы», 115409, г. Москва, Каширское ш., 31

Статья посвящена анализу результатов экспериментальных исследований характеристик элементов КМОП КНИ тестовых структур при дозовом воздействии ионизирующего излучения. Исследуемая тестовая структура изготовлена по КМОП КНИ технологии с проектными нормами 0,24 мкм. В статье представлены вольт-амперные характеристики транзисторных структур при разных уровнях дозовой нагрузки, а также зависимости порогового напряжения от уровня дозовой нагрузки. На основании полученных данных показано наличие и характер электрической связи между затворами основного и донного транзисторов в КМОП КНИ структуре. Определён характер исследуемых структур по степени обеднения и его изменение во время воздействия. Выявлен электрический режим, отвечающий наибольшей деградации характеристик транзисторов.

Ключевые слова: КМОП КНИ, тестовые структуры, дозовое воздействие, донный транзистор

Сведения об авторах: Швецов-Шиловский Иван Иванович, аспирант, iish@spels.ru

Благодарность: Автор выражает благодарность А. В. Улановой, А. А. Смолину и А. В. Согояну, а также М. С. Темирбулатову, В. И. Эннсу и В. А. Вавилову за научно-техническую поддержку, предоставленные образцы и полезное обсуждение результатов работы.

Работа частично выполнена в рамках государственного задания № 8.826.2014/К Минобрнауки России.

TOTAL IONIZING DOSE RADIATION EFFECTS IN THE ELEMENTS OF 0.24 UM CMOS SOI TEST STRUCTURES

I. I. Shvetsov-Shilovskiy^{1,2}

¹ National Research Nuclear University «MEPhI», 115409, Moscow, Kashirskoye shosse, 31

² JSC, «ENPO Specialized Electronic Systems», 115409, Moscow, Kashirskoye shosse, 31

The paper is dedicated to the analysis of the experimental results on total dose degradation of CMOS SOI test structures characteristics. Devices were fabricated using 0.24 μm CMOS SOI process technology. The paper presents I-V characteristics of transistor test structures after different levels of irradiation, and shows the dependence of the threshold voltage on total ionizing dose. Based on the obtained data, the presence of the coupling between the front and the back transistor gates is shown along with its properties. Depletion of the transistor body and its dependence on irradiation level is investigated. The worst-case radiation bias condition is determined.

Keywords: CMOS SOI, test structures, dose influence, bottom transistor

Data of authors: Ivan Ivanovich Shvetsov-Shilovskiy, iish@spels.ru

Acknowledgements: Author would like to express his gratitude to A. V. Ulanova, A. A. Smolin and A. V. Sogoyan, as well as to M. S. Temirbulatov, V. I. Ennes and V. A. Vavilov for their scientific and technical support, samples provided and fruitful discussion of the research results. Part of the research was carried out within the framework of the State Task № 8.826.2014/K of the Ministry of Education and Science of the Russian Federation.

Введение

В качестве источника информации для прогнозирования радиационной стойкости СБИС [1, 2] могут выступать результаты исследований тестовых структур, изготовленных в рамках той же технологии, включающих в себя как отдельные транзисторы, так и сложно-функциональные блоки [3-6]. Для выбора корректных параметров генератора отрицательного смещения, применяемого в КНИ СБИС, особую важность приобретает исследование параметров донного транзистора – паразитной структуры, характерной для КНИ технологии. Для донного транзистора в качестве подзатворного оксида выступает скрытый окисел, а в качестве затвора – подложка кристалла. Таким образом, если исключить из рассмотрения утечки по боковым граням структур (например, вызванные накоплением заряда в STI-изоляции), то КНИ транзистор можно рассматривать как два параллельно включенных транзистора, у которых стоки, истоки и контакт к подложке объединены.

Типы КНИ транзисторов

Транзисторы, производимые в рамках КНИ технологии, подразделяются на два типа: частично обеднённые и полностью обеднённые. В частично обеднённых транзисторах область пространственного заряда (ОПЗ) не достигает скрытого окисла, в то

время как в полностью обеднённых транзисторах ОПЗ распространяется на весь приборный слой [7]. Одним из отличий этих двух типов транзисторов является наличие у последнего электрической связи между донным и основным транзистором. При накоплении радиационно-индуцированного заряда в скрытом окисле и сдвиге порога донного транзистора имеет место также существенный сдвиг порога основного транзистора. Разрез транзистора, изготовленного по КНИ технологии, представлен на рис. 1.

Сведения о степени обеднения исследуемых устройств не только дают возможность предположить, какой из электрических режимов во время воздействия будет наиболее критическим, но и выявить причины деградации параметров интегральных схем, в частности, динамических характеристик.

Описание объекта исследований

Исследуемая тестовая структура изготовлена по КНИ технологии, длина канала составляет 0,24 мкм, толщина подзатворного диэлектрика – 7 нм, скрытого окисла – 150 нм. Толщина активной области равна 90 нм. Структура включает в себя два транзистора, составленные из включенных параллельно 4000 и 8000 минимальных *n*-МОП и *p*-МОП транзисторов соответственно, а также кольцевой генератор. Параллельное включение большого числа транзисторов имеет ряд недостатков: при

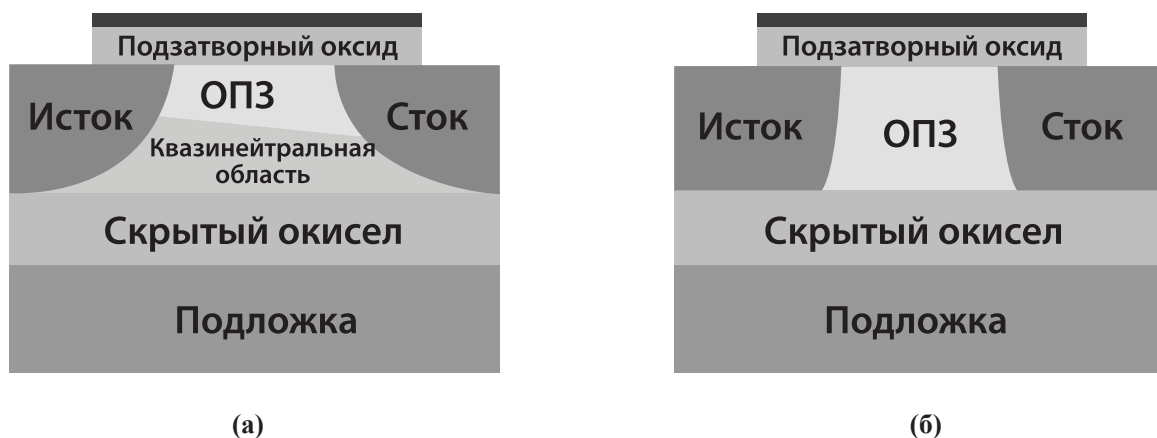


Рис. 1

Разрез транзистора, изготовленного по КНИ технологии:
а) частично обедненный; б) полностью обедненный

повреждении (например, электростатическом пробое) хотя бы одного транзистора из массива весь массив выходит из строя. Кроме того, результатом измерений будет не набор вольт-амперных характеристик конкретного транзистора, а некоторые усреднённые зависимости. Тем не менее, данное включение позволяет снизить время измерения и требования к измерительному оборудованию в части измерения малых токов, при этом получая данные, согласующиеся с результатами измерения отдельных транзисторов [12-14]. По топологическому исполнению исследуемые транзисторы относятся к А-типу, то есть плавающее тело закорочено с истоком.

Ещё одной особенностью исследуемых тестовых структур являлось наличие электростатической защиты на всех выводах. Тестовые структуры имели защиту двух типов: защита сильноточных линий питания (сток *n*-МОПТ и исток *p*-МОПТ) и защита управляющих входов (затворов). Защита была выполнена из тех же транзисторов, что используются в других элементах схемы, используемых в диодном включении.

На основе имеющихся данных о технологии изготовления исследуемых устройств была произведена оценка степени обеднения транзисторов [15]. Из её результатов следует, что максимальная толщина ОПЗ сопоставима по величине с толщиной приборного слоя или превосходит её. Таким образом, до начала воздействия транзисторы находились в состоянии почти полного обеднения. Накопление заряда в скрытом окисле в результате радиационного воздействия приводит к тому, что область обеднения начинает увеличиваться за счёт формирования области обеднения с нижней грани приборного слоя.

Экспериментальные исследования осуществлялись с использованием специализированного аппаратно-программного комплекса, основными отличительными особенностями которого являлись высокая точность и скорость измерений для обеспечения корректного соотношения между временем облучения и временем измерения исследуемых приборов [16, 17].

Наихудший электрический режим при облучении

Наихудшим электрическим режимом при облучении для основного транзистора является режим ON ($V_d = 0$ В, $V_g = V_{dd}$, $V_s = 0$ В; указаны потенциалы для *n*-МОПТ) [8-11], что связано с наличием электрического поля, способствующего накоплению заряда в подзатворном диэлектрике, что ведёт к сдвигу порогового напряжения транзистора. Наибольшее накопление заряда в STI-изоляции происходит также в режиме ON и вызывает рост тока утечки транзисторной структуры. Рост донной утечки происходит из-за накопления заряда в скрытом окисле, что наиболее эффективно происходит при воздействии на транзистор, находящийся в электрическом режиме OFF ($V_d = V_{dd}$, $V_g = 0$ В, $V_s = 0$ В) или в режиме TG ($V_d = V_{dd}$, $V_g = 0$, $V_s = V_{dd}$), в зависимости от геометрии транзистора. Таким образом, по тому, в каком режиме будет наблюдаться наибольшая деградация структуры в целом, можно судить о том, какая её часть вносит в этот процесс наибольший вклад.

Наличие в исследуемом устройстве электростатической защиты, а также присутствие кольцевого генератора, включенного параллельно, привело к отсутствию возможности задать режим TG во время воздействия.

Результаты эксперимента

В [18] авторами представлены результаты исследования элементов тестовых структур и сделана попытка оценки степени обеднения транзистора в зависимости от уровня воздействия. В настоящей работе представлены результаты дополнительных исследований: расширен диапазон напряжений на затворах транзисторов при измерении вольт-амперных характеристик (до $V_{gs} = -1$ В для *n*-МОПТ), увеличен набор напряжений на подложке, при которых проводились измерения ($V_{Sub} = -20...20$ В), а также получены необходимые данные для оценки порогового напряжения по касательной к графику зависимости тока.

В ходе эксперимента производились измерения вольт-амперных характеристик

транзисторов при разных уровнях дозовой нагрузки. На рис. 2 представлены ВАХ основного и донного n -МОП транзистора, относящихся к одной транзисторной структуре, измеренные при подаче нулевого потенциала на подложку кристалла. Во время воздействия подложка также была заземлена.

Из сравнения наборов кривых видно, что большая деградация характерна для электрического режима OFF. Как было указано выше, это свидетельствует о большем влиянии донного транзистора на поведение структуры в целом.

Из графиков ВАХ донного транзистора видно, что рост тока утечки связан со смещением порогового напряжения донного транзистора. Снизить ток утечки до величин, равных току утечки до начала облучения можно путём подачи отрицательного напряжения на подложку кристалла (не менее минус 10 В для уровней воздействия до 1 Мрад и не менее минус 15 В для уровней воздействия до 2 Мрад).

На основании измеренных ВАХ производилось вычисление порогового напряжения транзисторных структур двумя способами: по уровню тока и по касательной, проведённой к графику вольт-амперной характеристики. В первом случае в качестве порогового напряжения принимается вычисленное методом линейной интерполяции значение напряжения, при котором ток через транзистор становится равным некоторой заданной величине (например, 4 мА для массива из 4000 транзисторов). При этом напряжение сток-исток устанавливается $V_{ds} = 3,3$ В. Во втором случае, измерение проводилось при напряжении $V_{ds} = 0,1$ В, после чего в полученной кусочно-линейной зависимости находилась отрезок с самой большой величиной производной. Далее строилась касательная к графику на этом отрезке. В качестве порогового напряжения принималось значения напряжения в точке пересечения касательной и оси абсцисс. Зависимости

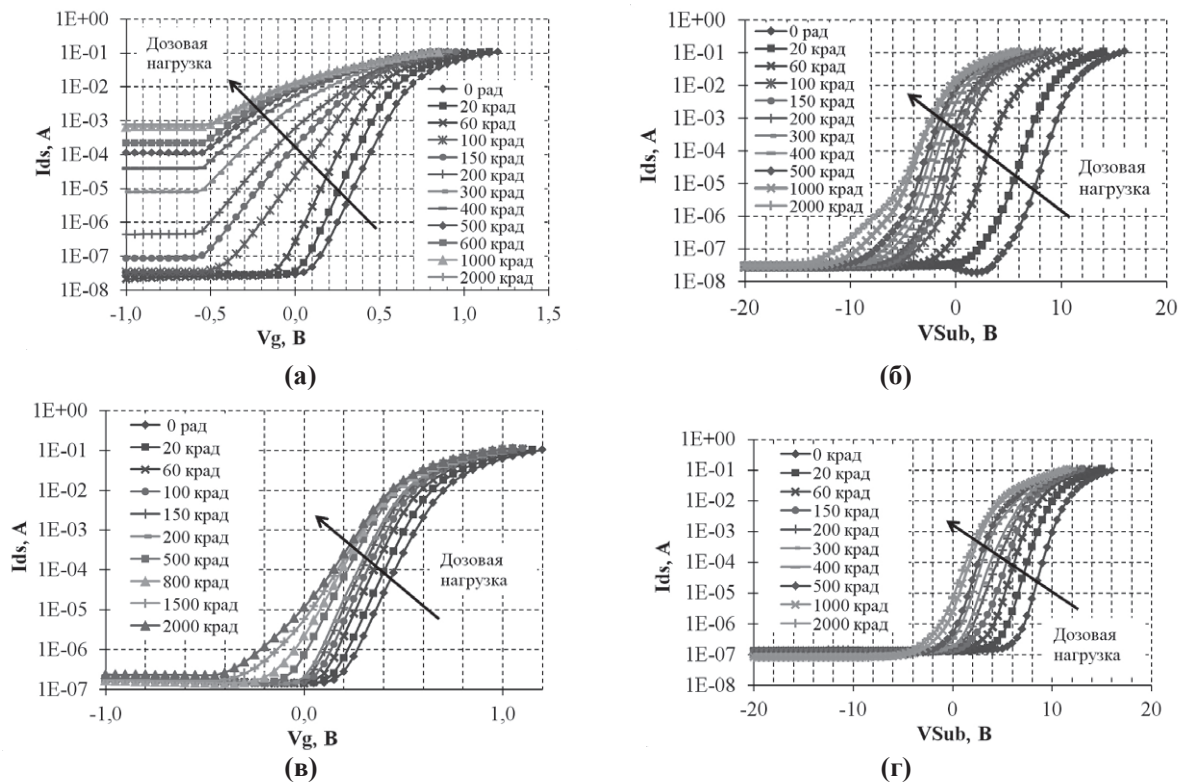


Рис. 2

Вольт-амперные характеристики n -МОП транзистора при различных уровнях дозовой нагрузки: а) основной, режим OFF; б) донный, режим OFF; в) основной, режим ON; г) донный, режим ON

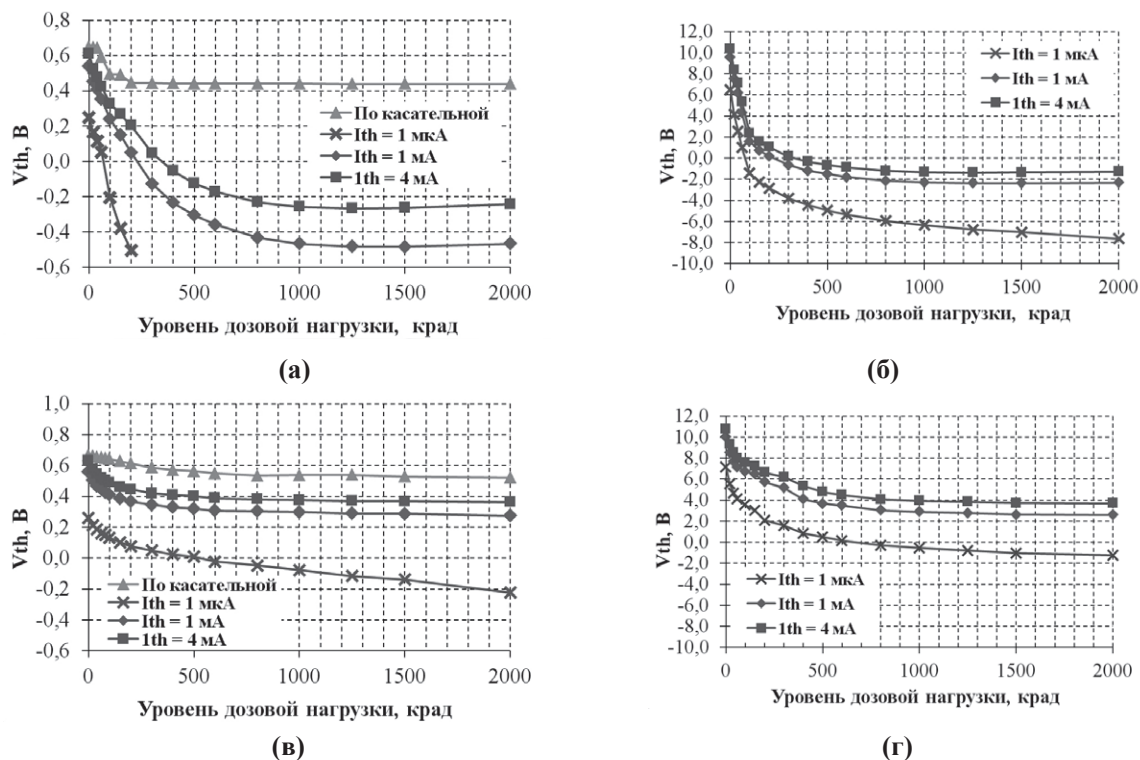


Рис. 3

Зависимости порогового напряжения *n*-МОП транзистора при различных уровнях дозовой нагрузки: а) основной, режим OFF; б) донный, режим OFF; в) основной, режим ON; г) донный, режим ON

порогового напряжения представлены на рис. 3, для донного транзистора представлена только зависимость порогового напряжения, вычисленного вторым способом.

Как видно из рис. 3, в ходе экспериментальных исследований был зафиксирован значительный сдвиг порогового напряжения основного транзистора, который соответствовал изменению порогового напряжения донного транзистора. Кривые порогового напряжения, полученные на основе разных значений тока, принятого в качестве порогового, демонстрируют сходный характер в зависимости от уровня дозовой нагрузки.

Одним из способов [19, 20] оценки степени связи затворов основного и донного транзистора в КНИ структуре является введение коэффициента связи – отношения разности порогового напряжения основного транзистора к изменению напряжения на донном затворе, соответствующему этой разности. Согласно определению, введенная величина описывает, насколько изменилось пороговое напря-

жение основного транзистора при изменении напряжения на подложке кристалла:

$$k = \Delta V_{TH} / \Delta V_{SUB}. \quad (1)$$

Зависимость порогового напряжения основного транзистора от напряжения на подложке имеет кусочно-линейный характер [21, 22]. Значение коэффициента связи имеет смысл только в случае, если для его вычисления использовались значения напряжений на подложке, отвечающие пропорциональному участку этой зависимости, то есть те, при которых донный транзистор находится между режимами аккумуляции и сильной инверсии. Вместе с тем измерение большого числа ВАХ основного транзистора в ходе физического эксперимента затруднено по причине ограничений, накладываемых на время измерения.

На рис. 4а представлена зависимость порогового напряжения основного транзи-

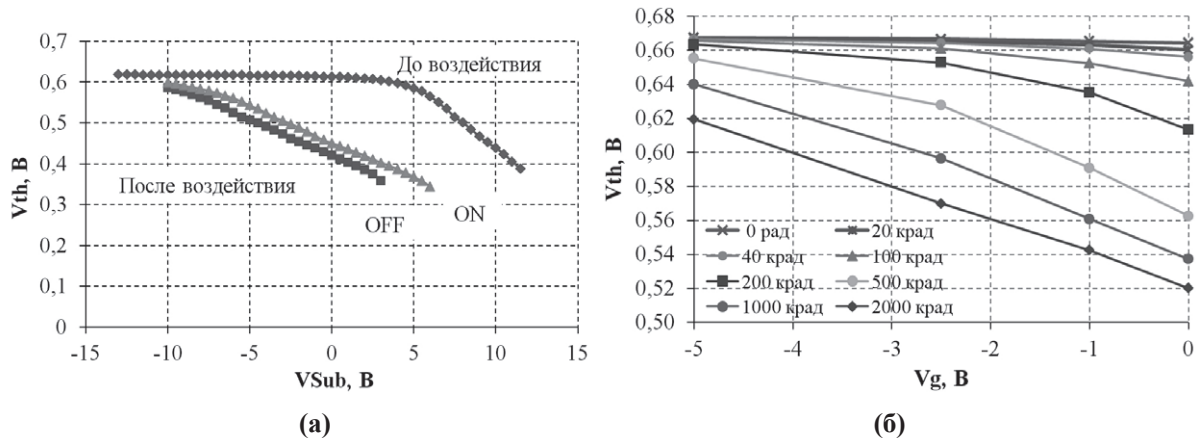


Рис. 4

Зависимость порогового напряжения основного транзистора, определённого по методу касательной к графику, от напряжения на подложке кристалла: а) до начала облучения и после облучения в режимах OFF и ON, б) участки соответствующих зависимостей при разных уровнях дозовой нагрузки (облучение в режиме ON)

стора, определённого по методу касательной к графику, от напряжения на подложке кристалла до начала облучения и после облучения в режимах OFF и ON. Для сокращения времени измерения во время воздействия ВАХ контролировались только при ограниченном числе напряжений на подложке. На рис. 4б показаны полученные участки соответствующих зависимостей при разных уровнях дозовой нагрузки; облучение проводилось в режиме ON.

Уменьшение порогового напряжения, наблюдаемое с увеличением уровня дозовой нагрузки, связано со сдвигом характеристики влево из-за накопления положительного заряда в скрытом окисле. Таким образом, транзистор переходит из частично обеднённого состояния в состояние полного обеднения, когда наблюдается линейная зависимость порогового напряжения основного транзистора от напряжения на подложке.

Из рис. 4а также видно, что коэффициент связи уменьшается после воздействия от начального значения 0,032 до 0,016...0,018, что, предположительно, связано с образованием поверхностных состояний и увеличением соответствующей им ёмкости.

Выводы

Проведены экспериментальные исследования КМОП КНИ тестовых структур при

дозовом воздействии ионизирующего излучения и выполнен анализ полученных результатов. Отмечено, что для исследуемых структур наихудшим электрическим режимом во время воздействия является OFF, что связано с преобладающим влиянием донного транзистора. Показано, что исследуемая транзисторная структура переходит в полностью обеднённое состояние при дозовом воздействии. Из этого следует, что даже для частично обеднённых транзисторов нельзя исключать возможность того, что преобладающее влияние на радиационное поведение будет оказывать накопление заряда в скрытом окисле. Это показывает необходимость тщательного выбора параметров генератора отрицательного смещения подложки, в том числе в СБИС, изготовленных по частично обеднённой КНИ технологии.

Определение порога по уровню тока может быть приемлемо в случае, если требуется упрощённый контроль параметров транзистора. Тем не менее, в случае радиационного эксперимента полученный результат может сильно зависеть от роста тока утечки, не связанного с изменением порогового напряжения.

Проведённые дополнительные исследования дополнили сведения о поведении тестовых структур выбранной технологии при дозовом воздействии. Благодаря рас-

ширению диапазона измерения ВАХ было увеличено количество точек на зависимости пороговых напряжений от величин дозовых нагрузок. Также был использован метод определения порогового напряжения по касательной, который лишён погрешности, связанной с произвольным выбором значения тока, по которому определяется пороговое напряжение.

Литература

1. Kirgizova A. V., Skorobogatov P. K., Nikiforov A. Y., Kessarinskii L. N., Davydov G. G. and Petrov A. G. Simulating the response of SOS CMOS building blocks to pulsed ionizing irradiation // *Russian Microelectronics*, 2008, vol. 37, no. 1, pp. 25-40.
2. Kalashnikov O. A., Nikiforov A. Y. TID behavior of complex multifunctional VLSI devices // *Proc. 29th Int. Conf. on Microelectronics, MIEL 2014, Belgrade, Serbia, May 2014*, pp. 455-458.
3. Sogoyan A. V., Polunin V. A. Modeling of recombination in SiO₂ under the effect of ionizing radiation by the Monte Carlo method // *Russian Microelectronics*, 2011, vol. 40, no. 3, pp. 176-184.
4. Горбунов М. С., Зебрев Г. И., Осипенко П. Н., Василегин Б. В., Ильягуев В. Н. Сравнение различных вариантов топологии КНИ МОП транзисторов для проектирования радиационно-стойких ИС // *Научно-технический сборник 12 Всероссийской ежегодной научно-практической конференции «Радиационная стойкость электронных систем (Стойкость-2009)»*, с. 39-40.
5. Elesin V. V., Kuznetsov A. G., Sotskov D. I. Radiation effects in phase-locked loop // *Proc. 24th Int. Crimean Conf. Microwave and Telecommunication Technology, CriMiCo 2014, Sevastopol, Crimea, Ukraine, Sept. 07-13, 2014*, pp. 858-859.
6. Nazarova G. N., Elesin V. V., Nikiforov A. Y., Kuznetsov A. G., Usachev N. A., Chukov G. V. Development perspectives for radiation-hard SHF transmit/receive LSI's for applications of SOI CMOS technology // *Proc. 24th Int. Crimean Conf. Microwave and Telecommunication Technology, CriMiCo 2014, Sevastopol, Crimea, Ukraine, Sept. 07-13, 2014*, pp. 856-857.
7. Таперо К. И., Улимов В. Н., Членов А. М. Радиационные эффекты в кремниевых интегральных схемах космического применения – М.: БИНОМ. Лаборатория знаний, 2012. – 304 с.
8. Горбунов М. С. Моделирование и проектирование элементов КМОП интегральных микросхем технологии «кремний-на-изоляторе» с повышенной стойкостью к дозовым нагрузкам: автореф. дис. на соиск. учен. степ. канд. техн. наук (05.13.05, 05.27.01) / Горбунов Максим Сергеевич; НИЯУ МИФИ, НИИСИ РАН. – Москва, 2010. 25с.
9. Ferlet-Cavrois V., Colladant T., Paillet P., Leray J. L., Musseau O., Schwank J. R., Shaneyfelt M. R., Pelloie J. L., J. du Port de Poncharra Worst-Case Bias During Total Dose Irradiation of SOI Transistors // *IEEE Transactions on Nuclear Science*, Dec. 2000, vol. 47, no. 6, pp. 2183-2188.
10. Flament O., Torres A., Ferlet-Cavrois V. Bias dependence of FD transistor response to total dose irradiation // *IEEE Transactions on Nuclear Science*, Dec. 2003, vol. 50, no. 6, pp. 2316-2321, doi: 10.1109/TNS.2003.822594.
11. Yingmin Wang et al. Bias Dependence of Partially-Depleted SOI Transistor to Total Dose Irradiation // *2006 International Workshop on Junction Technology, Shanghai, 2006*, pp. 233-235, doi: 10.1109/IWJT.2006.220899.
12. Saxena S., Uezono T., Vallishayee R., Lindley R., Swimmer A., Winters S. Estimating MOSFET Leakage from Low-cost, Low-resolution Fast Parametric Test // *2009 IEEE International Conference on Microelectronic Test Structures, Oxnard, CA, 2009*, pp. 119-123, doi: 10.1109/ICMTS.2009.4814623.
13. Hess C., Firu R., Vallishayee R., Yu S., Zhao P., Zhao S. Product relevant device leakage scribe characterization vehicle test chip for efficient full wafer testing // *2011 IEEE ICMTS International Conference on Microelectronic Test Structures, Amsterdam, 2011*, pp. 35-39, doi: 10.1109/ICMTS.2011.5976857.
14. Hess C. et al. Device Array Scribe Characterization Vehicle Test Chip for Ultra Fast Product Wafer Variability Monitoring // *2007 IEEE International Conference on Microelectronic Test Structures, Tokyo, 2007*, pp. 145-149, doi: 10.1109/ICMTS.2007.374472.
15. Режим доступа: <https://www.pvlighthouse.com.au/calculators>.
16. Aristova N. E., Borisov A. Y., Tararaksin A. I., Kessarinskii L. N., Yanenko A. V. Automatic test complex for parametric control of power NMOS and PMOS transistors // *Proc. 2015 International Siberian Conference on Control and Communications, SIBCON 2015 Omsk; Russian Federation; May 21-23, 2015*, article number 7146984.
17. Shvetsov-Shilovskiy I. I., Nekrasov P. V., Ulanova A. V., Smolin A. A., Sogoyan A. V. Automated I-V measurement

- system for CMOS SOI transistor test structures // Proc. 2015 International Siberian Conference on Control and Communications, SIBCON 2015 Omsk; Russian Federation; May 21-23, 2015, article number 7147282.
18. Швецов-Шиловский И. И., Смолин А. А., Некрасов П. В., Уланова А. В., Темирбулатов М. С., Эннс В. И., Вавилов В. А. Особенности поведения элементов КМОП КНИ тестовых структур технологии 0,24 мкм при дозовом воздействии // Научно-технический сборник 19 Всероссийской научно-технической конференции «Радиационная стойкость электронных систем «Стойкость-2016», с. 214-215.
 19. Peng C., Z. Hu and Z. Zhang Analysis of the total dose-induced coupling effect in the partially-depleted silicon-on-insulator NMOSFETs // Reliability, Maintainability and Safety (ICRMS), 2014 International Conference on, Guangzhou, 2014, pp. 176-181.
 20. Chang S.-J., Bawedin M., Andrieu F., Navarro C., Kim Y. T., Bae Y., Cristoloveanu S. Unusual gate coupling effect in extremely thin and short FDSOI MOSFETs // Microelectronics Engineering, 2015, № 147, pp. 159-164.
 21. Hyung-Kyu Lim and J. G. Fossum Threshold voltage of thin-film Silicon-on-insulator (SOI) MOSFETs // IEEE Transactions on Electron Devices, Oct 1983, vol. 30, no. 10, pp. 1244-1251, doi: 10.1109/T-ED.1983.21282.
 22. Parihar M. S. et al. Back-gate effects and detailed characterization of junctionless transistor // 2015 45th European Solid State Device Research Conference (ESSDERC), Graz, 2015, pp. 282-285, doi: 10.1109/ESSDERC.2015.7324769.
- ### References
1. Kirgizova A. V., Skorobogatov P. K., Nikiforov A. Y., Kessarinskii L. N., Davydov G. G. and Petrov A. G. Simulating the response of SOS CMOS building blocks to pulsed ionizing irradiation // Russian Microelectronics, 2008, vol. 37, no. 1, pp. 25-40.
 2. Kalashnikov O. A., Nikiforov A. Y. TID behavior of complex multifunctional VLSI devices // Proc. 29th Int. Conf. on Microelectronics, MIEL 2014, Belgrade, Serbia, May 2014, pp. 455-458.
 3. Sogoyan A. V., Polunin V. A. Modeling of recombination in SiO₂ under the effect of ionizing radiation by the Monte Carlo method // Russian Microelectronics, 2011, vol. 40, no. 3, pp. 176-184.
 4. Gorbunov M. S., Zebrev G. I., Osipenko P. N., Vasilegin B. V., Ilyagiev V. N. Comparison of different layout versions of CMOS SOI transistors for radiation-tolerant IC design. *Sbornik 12th Vserossiyskoy ezhegodnoy nauchno-prakticheskoy konferentsii «Radiatsionnaya stoykost elektronnykh system (Stoykost-2009)»* [Proceedings of the 12 All-Russian Annual Scientific and Practical Conference «Radiation Hardness of Electronic Systems (Stoykost-2009)»], pp. 39-40.
 5. Elesin V. V., Kuznetsov A. G., Sotskov D. I. Radiation effects in phase-locked loop // Proc. 24th Int. Crimean Conf. Microwave and Telecommunication Technology, CriMiCo 2014, Sevastopol, Crimea, Ukraine, Sept. 07-13, 2014, pp. 858-859.
 6. Nazarova G. N., Elesin V. V., Nikiforov A. Y., Kuznetsov A. G., Usachev N. A., Chukov G. V. Development perspectives for radiation-hard SHF transmit/receive LSI's for applications of SOI CMOS technology // Proc. 24th Int. Crimean Conf. Microwave and Telecommunication Technology, CriMiCo 2014, Sevastopol, Crimea, Ukraine, Sept. 07-13, 2014, pp. 856-857.
 7. Таперо К. И., Улимов В. Н., Членов А. М. Радиационные эффекты в кремниевых интегральных схемах космического применения – М.: БИНОМ. Лаборатория знаний, 2012. – 304 с.
 8. Горбунов М. С. Моделирование и проектирование элементов КМОП интегральных микросхем технологии «кремний-на-изоляторе» с повышенной стойкостью к дозовым нагрузкам: автореф. дис. на соиск. учен. степ. канд. техн. наук (05.13.05, 05.27.01) / Горбунов Максим Сергеевич; НИЯУ МИФИ, НИИ СИ РАН. – Москва, 2010. 25с.
 9. Ferlet-Cavrois V., Colladant T., Paillet P., Leray J. L., Musseau O., Schwank J. R., Shaneyfelt M. R., Pelloie J. L., J. du Port de Poncharra Worst-Case Bias During Total Dose Irradiation of SOI Transistors // IEEE Transactions on Nuclear Science, Dec. 2000, vol. 47, no. 6, pp. 2183-2188.
 10. Flament O., Torres A., Ferlet-Cavrois V. Bias dependence of FD transistor response to total dose irradiation // IEEE Transactions on Nuclear Science, Dec. 2003, vol. 50, no. 6, pp. 2316-2321, doi: 10.1109/TNS.2003.822594.
 11. Yingmin Wang et al. Bias Dependence of Partially-Depleted SOI Transistor to Total Dose Irradiation // 2006 International Workshop on Junction Technology, Shanghai, 2006, pp. 233-235, doi: 10.1109/IWJT.2006.220899.
 12. Saxena S., Uezono T., Vallishayee R., Lindley R., Swimmer A., Winters S. Estimating MOSFET Leakage from Low-cost, Low-resolution Fast Parametric Test // 2009 IEEE International Conference on Microelectron-

- Test Structures, Oxnard, CA, 2009, pp. 119-123, doi: 10.1109/ICMTS.2009.4814623.
13. Hess C., Furu R., Vallishayee R., Yu S., Zhao P., Zhao S. Product relevant device leakage scribe characterization vehicle test chip for efficient full wafer testing // 2011 IEEE ICMTS International Conference on Microelectronic Test Structures, Amsterdam, 2011, pp. 35-39, doi: 10.1109/ICMTS.2011.5976857.
 14. Hess C. et al. Device Array Scribe Characterization Vehicle Test Chip for Ultra Fast Product Wafer Variability Monitoring // 2007 IEEE International Conference on Microelectronic Test Structures, Tokyo, 2007, pp. 145-149, doi: 10.1109/ICMTS.2007.374472.
 15. URL: <https://www.pvlighthouse.com.au/calculators>.
 16. Aristova N. E., Borisov A. Y., Tararaksin A. I., Kessarinskiy L. N., Yanenko A. V. Automatic test complex for parametric control of power NMOS and PMOS transistors // Proc.2015 International Siberian Conference on Control and Communications, SIBCON 2015 Omsk; Russian Federation; May 21-23, 2015, article number 7146984.
 17. Shvetsov-Shilovskiy I. I., Nekrasov P. V., Ulanova A. V., Smolin A. A., Sogoyan A. V. Automated I-V measurement system for CMOS SOI transistor test structures // Proc. 2015 International Siberian Conference on Control and Communications, SIBCON 2015 Omsk; Russian Federation; May 21-23, 2015, article number 7147282.
 18. Shvetsov-Shilovskiy I. I., Smolin A. A., Nekrasov P. V., Ulanova A. V., Temirbulatov M. S., Enns V. I., Vavilov V. A. Total ionizing dose behavior peculiarities of the elements of 0.24 um CMOS SOI test structures. Sbornik 19th Vserossiyskoy ezhegodnoy nauchno-prakticheskoy konferentsii «Radiatsionnaya stoykost elektronnykh system (Stoykost-2016)» [Proceedings of the 19th All-Russian Annual Scientific and Practical Conference «Radiation Hardness of Electronic Systems (Stoykost-2016)»], pp. 214-215.
 19. Peng C., Z. Hu and Z. Zhang Analysis of the total dose-induced coupling effect in the partially-depleted silicon-on-insulator NMOSFETs // Reliability, Maintainability and Safety (ICRMS), 2014 International Conference on, Guangzhou, 2014, pp. 176-181.
 20. Chang S.-J., Bawedin M., Andrieu F., Navarro C., Kim Y. T., Bae Y., Cristoloveanu S. Unusual gate coupling effect in extremely thin and short FDSOI MOSFETs // Microelectronics Engineering, 2015, № 147, pp. 159-164.
 21. Hyung-Kyu Lim and J. G. Fossum Threshold voltage of thin-film Silicon-on-insulator (SOI) MOSFET's // IEEE Transactions on Electron Devices, Oct 1983, vol. 30, no. 10, pp. 1244-1251, doi: 10.1109/T-ED.1983.21282.
 22. Parihar M. S. et al. Back-gate effects and detailed characterization of junctionless transistor // 2015 45th European Solid State Device Research Conference (ESSDERC), Graz, 2015, pp. 282-285, doi: 10.1109/ESSDERC.2015.7324769.